

Законспектировать материал. Фотоотчёт (1 файл) прислать на эл. почту по расписанию

17.10.24. (15:00 – 16:30)

Сумматоры

Сумматором называется комбинационный функциональный узел, предназначенный для арифметического сложения двоичных чисел. Основным узлом сумматора является одноразрядный сумматор, на основе которого строятся многоразрядные сумматоры. Одноразрядный сумматор выполняет арифметическое сложение одноразрядных двоичных чисел a_i , b_i и бита переноса c_i из младшего разряда, образуя на выходах значения суммы S_i и бита переноса в старший разряд c_{i+1} . Сумматор, не имеющий бита переноса из младшего разряда, называют полусумматором. Он имеет два входа и два выхода в отличие от «полного» одноразрядного сумматора, имеющего три входа и два выхода. Таблицы истинности для одноразрядных сумматоров показаны в табл. 12.5.

Таблица 12.5

Таблицы истинности сумматора

a_i	b_i	c_i	S_i	c_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

a_0	b_0	S_0	c_0
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

В соответствии с таблицами истинности можно составить характеристические уравнения для одноразрядного полного сумматора и полусумматора:

$$S_i = \overline{a_i}b_i c_i + a_i \overline{b_i} c_i + a_i b_i \overline{c_i} + a_i b_i c_i; \quad S_0 = a_0 b_0 + a_0 \overline{b_0};$$

$$c_{i+1} = \overline{a_i} b_i + \overline{a_i} c_i + b_i \overline{c_i}; \quad c_0 = a_0 \overline{b_0}.$$

По полученным характеристическим уравнениям нетрудно синтезировать структурные схемы, используя нужные логические элементы. Выражение для бита переноса c_{i+1} записано после минимизации полного выражения, полученного из таблицы истинности.

Обычно сумматоры выполняются многоразрядными. Число входов и выходов такого сумматора определяется разрядностью слагаемых. Структуру многоразрядного сумматора определяет способ передачи сигнала переноса от младшего разряда к старшему. Различают два основных вида сумматоров: с последовательным и параллельным переносом. На основе этих вариантов разработано несколько видов сумматоров: для сложения параллельных и последовательных операндов, сумматоры групповой структуры, накапливающие сумматоры и др.

В сумматорах с последовательным переносом выход переноса i -разряда последовательно соединен с входом $(i+1)$ -разряда. Структурная схема такого сумматора показана на рис. 12.7.

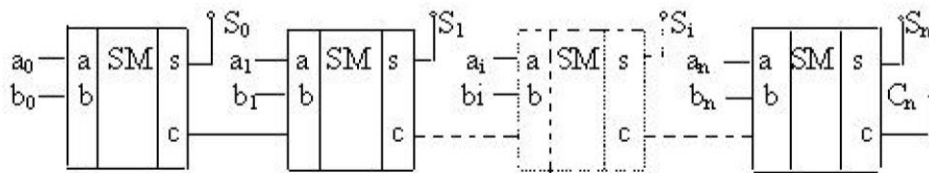


Рис. 12.7. Структурная схема многоразрядного сумматора с последовательным переносом

Важным параметром сумматора является его быстродействие. Для получения максимального быстродействия разработаны сумматоры для параллельных операндов с параллельным переносом. В таких сумматорах сигналы переноса для каждого разряда формируются специальными схемами, на входы которых поступают те переменные, которые необходимы для выработки бита переноса. К ним относятся внешний входной перенос (если он есть) и значения всех разрядов слагаемых, младших относительно данного.

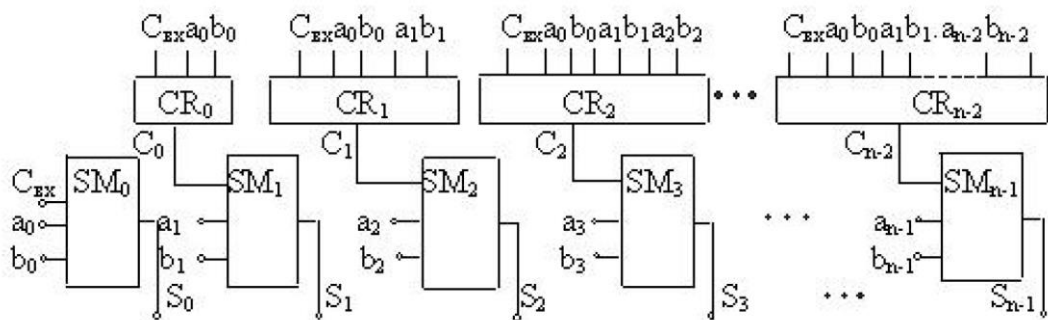


Рис. 12.8. Структурная схема сумматора для сложения двух параллельных операндов с параллельным переносом

Структурная схема сумматора для сложения двух n - разрядных чисел представлена на рис. 12.8, где CR - схемы формирования переносов.

Быстродействие в таких сумматорах достигается за счет того, что биты переносов формируются практически одновременно с формированием результата.

Накапливающий сумматор представляет собой сочетание комбинационного сумматора и тактируемого регистра, причем очередное слагаемое добавляется к содержимому сумматора и результат замещает старое значение суммы.